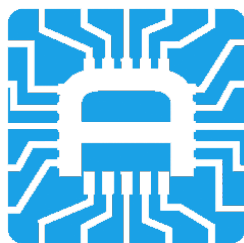


QG2101A(B) 产品简介

V1.05



上海齐感电子信息科技有限公司

免责声明和版权声明

由于产品版本升级或其他原因，本文档内容会不定期进行更新，如有更改恕不另行通知。

该文档不附带任何形式的担保，包括任何适销性担保，以及其他地方提及的任何提案，规范或样本。

修改记录			
版本	作者	修改日期	描述
V1.0		2019/8/30	原始版本
V1.01		2019/10/18	
V1.02		2019/11	
V1.03		2020/01	增加 MAC 和 NNA 频率参数
V1.04		2020/07	增加包装、存储、烘焙规格
V1.05		2021/12	更新典型应用场景

QG2101 A(B)

人工智能视频编码 soc

概述

QG2101A/B 是一款最大支持 400 万编码的视频 Soc 芯片。该芯片集成了单核 ARM A7 处理器、ISP 图像处理器、NNA 神经网络加速器和 H.264/H.265 编解码器，支持 LCD 屏显示，并内置 64M DDR2，可满足不同应用需求。芯片支持 AI 视觉处理广泛用于摄像设备，旨在专为极致边缘 AI 应用而设计，可提供经济、优异能效比的边缘端视觉解决方案。

该芯片支持 Linux 和 RTOS 两种系统，因此可以满足低功耗应用。

典型应用场景

AI 摄像机
智能云台/TV Cam
低功耗电池机、门铃、打猎机
扫描笔/机器人

主要特点

神经网络加速器 (NNA)

- 集成专用神经网络加速器，可配置支持多种神经网络
 - 最大算力 0.2Tops
 - 支持 Conv, Activation, Pooling, BN, LRN, FC/Inner
 - 支持人脸检测网络
 - 支持人形检测网络
- 可配置支持多种神经网络
 - 仅 QG2101A 版本

CPU 配置

- ARM Cortex-A7 800MHz
- 32KB L1 cache, 128KB L2 cache

系统

- 支持 Linux 与 RTOS 系统
- 集成音频编解码器，支持 20bit 输入输出

- 支持差分 MIC 输入
- 支持单通道音频输出
- 支持 I2S 接口，支持 TDM
- 支持语音 3A (AEC ANS AGC) 处理

视频图像编解码

- 视频编码格式
 - H.264 BL/MP/HP
 - H.265 MP
- 视频编码性能
 - 最大 4M 编码
 - 支持多路 H.264/H.265 码流实时编码
 - JPEG 8092×8092
- 视频解码格式
 - H.264 BL/MP/HP
- 视频解码性能
 - 支持 H.264/JPEG
 - 最大解码分辨率 4M@30fps

视频处理引擎

- 支持 90°, 180° 及 270° 图像旋转
- 支持两个视频通道
- 支持 1 个 UI 通道

图像处理单元 (ISP)

- 单通道独立 ISP
- 最大支持 2596×1936 像素输入
- 支持 3A 功能，AE、AWB 及 AF
- 支持 Highlight、Backlight 补偿
- 支持 Gamma 矫正
- 支持色彩增强
- 坏点校正
- 支持 2D/3D 降噪
- 支持 WDR Sensor、局部色调映射
- 支持图像翻转、镜像
- PC 调试工具

视频接口

- 输入接口
 - MIPI CSI 2-lane
- 输出接口
 - 8-bit RGB 输出接口

- 最大分辨率 320x240@60fps

存储

- 内置 64MB 16-bits DDR2
- 频率最高 532MHz
- SPI Nor Flash 接口
- 1-, 2-线模式
- SPI NAND Flash 接口

启动

- 支持 SPI NOR, SPI NAND, SD, USB, UART 启动
- RTOS 系统下支持 350ms 快速启动

外设接口

- 4 路 UART 接口
- 3 路 SPI 接口

- 10 路 PWM
- 1 个 USB2.0 OTG 接口
- 1 路 GPADC
- 2 路 SD3.0/SDIO3.0 接口
 - 支持 SDXC
- 10/100Mbps RMII 接口
- 4 个 I2C 接口
- 54 个 GPIO

温度范围

- 工作温度:-20°C~70°C

制程工艺

- 28nm

封装

- QFN88 封装 9x9mm

1. 功能

1.1. 功能框图

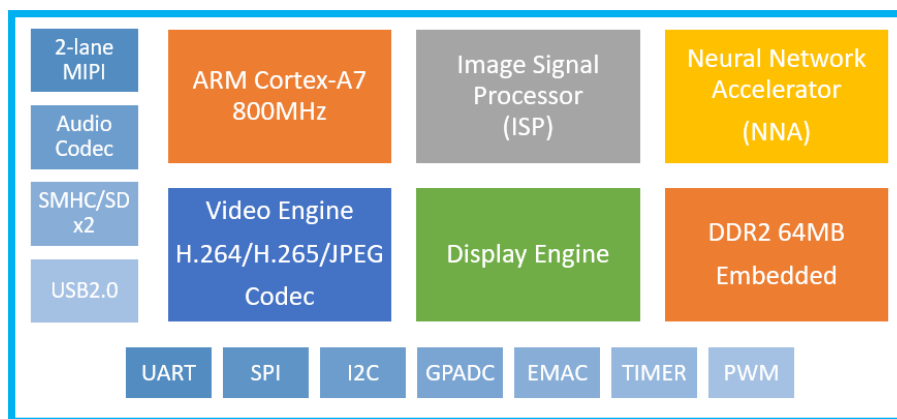


图 1 QG2101A/B 框图

1.2. PIN 脚描述

表 1 QG2101A/B Pin 描述

Pin Number	Pin Name	IO Type	Defaultn	Multi2	Multi3	Multi4	Multi5	Multi6	Pin Power Domain	Voltage Range (V)
63	PC0	I/O			SDC2_DS	SPI0_CLK		PC_EINT0	VCC_IO	3.3V
64	PC1	I/O	pull-up		SDC2_RST	SPI0_CS0		PC_EINT1		
65	PC2	I/O	pull-up		SDC2_CLK	SPI0_MOSI		PC_EINT2		
66	PC3	I/O	pull-up		SDC2_CMD	SPI0_MISO		PC_EINT3		
67	PC4	I/O			SDC2_D3	SPI0_WP		PC_EINT4		
68	MCSI_D0N	A							VCC_MCSI	1.8V
69	MCSI_D0P	A								
71	MCSI_D1N	A								
70	MCSI_D1P	A								
72	MCSI_CKN	A								
73	MCSI_CKP	A								
74	VCC_MCSI	P								
75	USB0_DP	A							VCC_IO	3.3V
76	USB0_DM	A								
77	PI0	I/O		CSI_MASTERCLK0				PI_EINT0	VCC_DRAM	1.8V
78	PI1	I/O		CSI_SM_HS		SPI2_CLK	TWI1_SCK	PI_EINT1		
79	PI2	I/O		CSI_SM_VS	TCON_TRIG	SPI2_MOSI	TWI1_SDA	PI_EINT2		
80	PI3	I/O				SPI2_MISO	TWI0_SCK	PI_EINT3		
81	PI4	I/O				SPI2_CS0	TWI0_SDA	PI_EINT4		

Pin Number	Pin Name	IO Type	Defaultn	Multi2	Multi3	Multi4	Multi5	Multi6	Pin Power Domain	Voltage Range (V)
82	PD1	I/O		LCD_D3	PWM_0	VO_D0	RMII_RXD1	PD_EINT1	VCC_PD	3.3V
83	PD2	I/O		LCD_D4	PWM_1	VO_D1	RMII_RXD0	PD_EINT2		
84	PD3	I/O		LCD_D5	PWM_2	VO_D2	RMII_CR5_DV	PD_EINT3		
85	PD4	I/O		LCD_D6	PWM_3	VO_D3	RMII_RXER	PD_EINT4		
86	PD5	I/O		LCD_D7	PWM_4	VO_D4	RMII_TXD1	PD_EINT5		
87	PD6	I/O		LCD_D10	PWM_5	VO_D5	RMII_TXD0	PD_EINT6		
88	PD7	I/O		LCD_D11	PWM_6	VO_D6	RMII_TXCK	PD_EINT7		
1	PD8	I/O		LCD_D12	PWM_7	VO_D7	RMII_TXEN	PD_EINT8		
3	PD18	I/O		LCD_CLK		VO_CLK	EPHY_25M	PD_EINT18		
4	PD19	I/O		LCD_DE	PWM_9	VO_FIELD	TCON_TRIG	PD_EINT19		
5	PD20	I/O		LCD_HSYNC		VO_HSYNC	MDC	PD_EINT20		
6	PD21	I/O		LCD_VSYNC		VO_VSYNC	MDIO	PD_EINT21		
7	VCC_PD	P								
8	PF0	I/O		SDC0_D1	JTAG_MS		CPU_BIST0	PF_EINT0	VCC_PD	3.3V
9	PF1	I/O		SDC0_D0	JTAG_DI		CPU_BIST1	PF_EINT1		
10	PF2	I/O		SDC0_CLK	UART0_TX			PF_EINT2		
11	PF3	I/O		SDC0_CMD	JTAG_DO			PF_EINT3		
12	PF4	I/O		SDC0_D3	UART0_RX			PF_EINT4		
13	PF5	I/O		SDC0_D2	JTAG_CK			PF_EINT5		
14	PF6	I/O						PF_EINT6		
15	VCC_PLL	P							VCC_PLL	1.8V
16	DXOUT	A								
17	DXIN	A								
18	REFCLK_OUT	A								
21	PE17	I/O					TWIO_SDA	PE_EINT17	VCC_PE	3.3V/1.8V
22	PE16	I/O					TWIO_SCK	PE_EINT16		
23	VCC_PE	P								
33	PG0	I/O		SDC1_CLK			UART3_TX	PG_EINT0	VCC_IO	3.3V
32	PG1	I/O		SDC1_CMD			UART3_RX	PG_EINT1		
31	PG2	I/O		SDC1_D0			UART3_CTS	PG_EINT2		
30	PG3	I/O		SDC1_D1			UART3_RTS	PG_EINT3		
27	PG4	I/O		SDC1_D2			UART1_RTS	PG_EINT4		
28	PG5	I/O		SDC1_D3			UART1_CTS	PG_EINT5		
26	PG6	I/O					UART1_TX	PG_EINT6		
25	PG7	I/O					UART1_RX	PG_EINT7		
29	VCC_PG	P								
52	PH0	I/O		PWM_0	I2S0_MCLK	SPI1_CLK	UART3_TX	PH_EINT0	VCC_IO	3.3V
51	PH1	I/O		PWM_1	I2S0_BCLK	SPI1_MOSI	UART3_RX	PH_EINT1		

Pin Number	Pin Name	IO Type	Default	Multi2	Multi3	Multi4	Multi5	Multi6	Pin Power Domain	Voltage Range (V)
50	PH2	I/O		PWM_2	I2S0_LRCK	SPI1_MISO	UART3_CTS	PH_EINT2		
49	PH3	I/O		PWM_3	I2S0_DOUT	SPI1_CS0	UART3_RTS	PH_EINT3		
48	PH4	I/O		PWM_4	I2S0_DIN	SPI1_CS1	ONEWIRE	PH_EINT4		
47	PH5	I/O		PWM_5	RMII_RXD1	TWI2_SCK	UART2_TX	PH_EINT5		
44	PH6	I/O		PWM_6	RMII_RXD0	TWI2_SDA	UART2_RX	PH_EINT6		
43	PH7	I/O		PWM_7	RMII_CRS_DV	UART0_TX	UART2_RTS	PH_EINT7		
42	PH8	I/O		PWM_8	RMII_RXER	UART0_RX	UART2_CTS	PH_EINT8		
41	PH9	I/O		PWM_9	RMII_TXD1	TWI3_SCK	UART0_TX	PH_EINT9		
40	PH10	I/O			RMII_TXD0	TWI3_SDA	UART0_RX	PH_EINT10		
39	PH11	I/O		JTAG_MS	RMII_TXCK	SPI1_CLK	TWI2_SCK	PH_EINT11		
38	PH12	I/O		JTAG_CK	RMII_TXEN	SPI1_MOSI	TWI2_SDA	PH_EINT12		
37	PH13	I/O		JTAG_DO	MDC	SPI1_MISO	TWI3_SCK	PH_EINT13		
36	PH14	I/O		JTAG_DI	MDIO	SPI1_CS0	TWI3_SDA	PH_EINT14		
53	VCC_IO									
34	VCC_DRAM0	P							VCC_DRAM	1.8V
35	VCC_DRAM1	P								
54	GPADC0	A							AVCC	1.8V
61	MICIN1P	A							AVCC	1.8V
60	MICIN1N	A								
57	VRA1	P								
59	VRA2	P								
55	AVCC	P								
56	LINEOUTP	A								
58	AGND	G								
2	VDD_SYS0	P							VDD_SYS	0.9V
19	VDD_SYS1	P								
20	VDD_SYS2	P								
24	VDD_SYS3	P								
45	VDD_SYS4	P								
62	VDD_SYS5	P								
46	VCC_LDOA	P							VCC_LDOA	

1.3. 封装和引脚分布

1.3.1. 封装

QG2101A 采用 QFN 封装，它有 88 个引脚，芯片尺寸是 9mm*9mm，它的引脚间距是 0.35mm。图 2 显示了俯视的 9mm*9mm 封装，图 3 显示 9mm*9mm 的仰视图封装，图 4 显示了侧视图的 9mm*9mm 封装，如图 4 所示的细节放大图“A”在侧面，图 5 显示 9mm*9mm 的封装尺寸。

表 2 QG2101A/B 封装信息

型号	封装	描述
QG2101A (B)	QFN 9x9mm, 88pin	

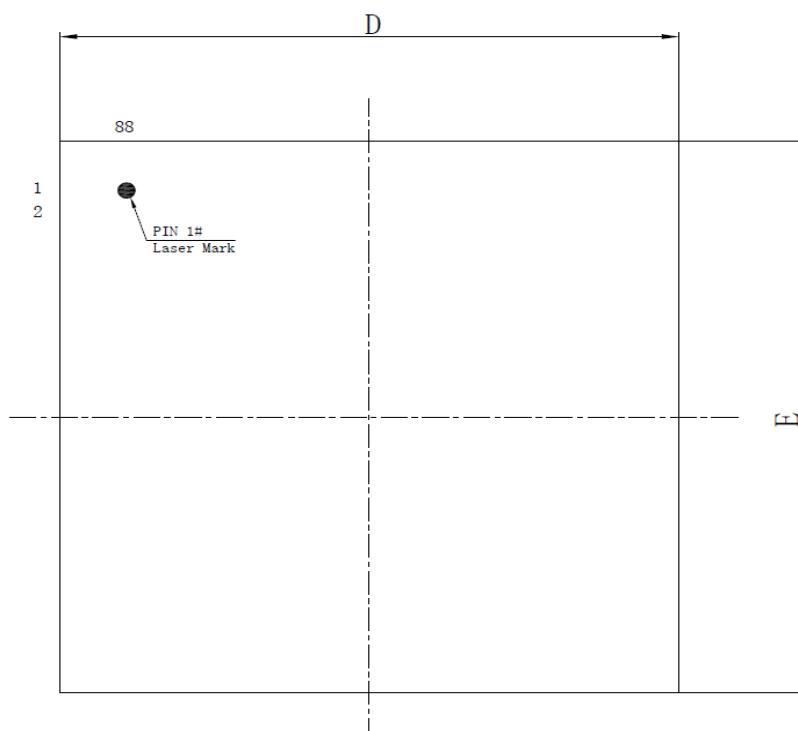


图 2 9mm*9mm 封装俯视图

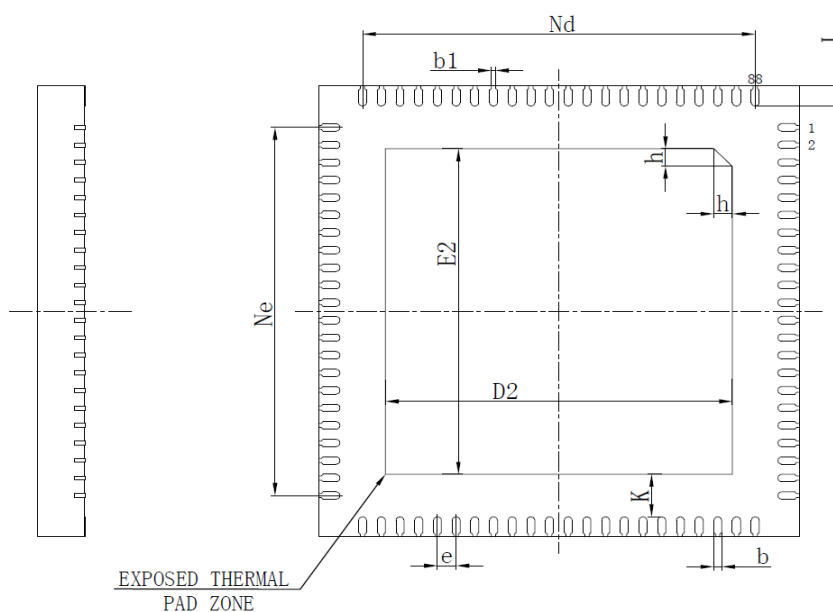


图 3 9mm*9mm 封装仰视图

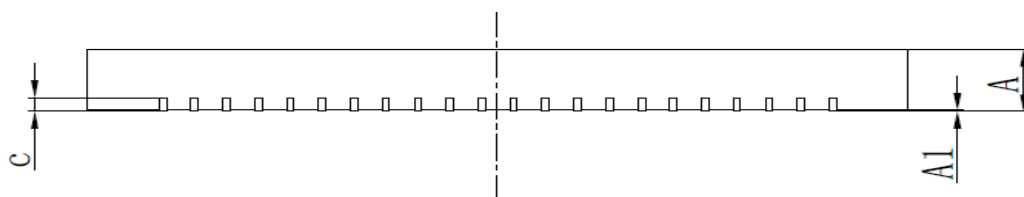


图 4 9mm*9mm 封装侧视图

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.85	0.90	0.95
A1	0	0.02	0.05
b	0.10	0.15	0.20
b1	0.08REF		
c	0.203REF		
D	8.90	9.00	9.10
D2	6.40	6.50	6.60
e	0.35BSC		
Ne	7.35BSC		
Nd	7.35BSC		
E	8.90	9.00	9.10
E2	6.40	6.50	6.60
L	0.35	0.40	0.45
h	0.30	0.35	0.40
K	0.85REF		

图 5 9mm*9mm 封装尺寸



图 6 QG2101A 丝印示意图



QG2101B

XXXXXXX XXXX

图 7 QG2101B 丝印示意图

1.3.2. 引脚分布



图 8 QG2101A/B Pin 脚示意图

1.4. 支持神经网络计算特点

表 3 NNA 功能描述

layer	Type	Support	Mode
Convolution	Kernel size	3x3 1x1	NNA
	Kernel size	Other dimensions	NNA/CPU
	Asymmetric Kernel	Yes	NNA/CPU
	Stride	Yes	NNA/CPU
	Padding	Yes	NNA/CPU
	Dilation	Yes	NNA/CPU
	Group convolution	Yes	NNA/CPU
	Bias	Yes	NNA/CPU
Activation	Relu	Yes	NNA
	Prelu	Yes	NNA
	LUT(Look-up Table)	Yes	NNA
	Tanh	Yes	CPU
	Sigmoid	Yes	CPU
	Softmax	Yes	CPU
Pooling	Kernel size	2x2 3x3	NNA
	Asymmetric Kernel	Yes	CPU/NNA
	Stride	Yes	CPU/NNA
	Padding	Yes	CPU/NNA
	Max Pooling	Yes	CPU/NNA
	Average Pooling	Yes	CPU
Batchnorm		Yes	NNA
LRN		Yes	NNA
FC/InnerProduct		Yes	CPU/NNA

1.5. 参考设计

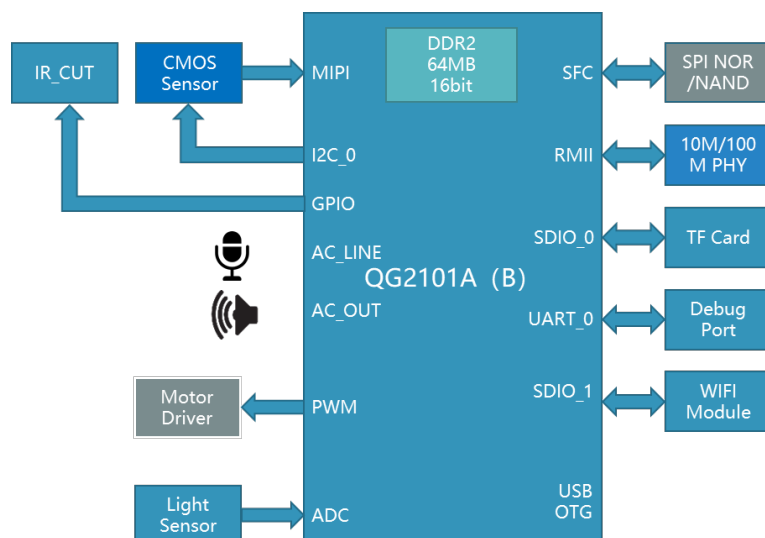


图 9 QG2101A/B 应用框图

1.6. 包装

1.6.1. QG2101A 矩形盘信息

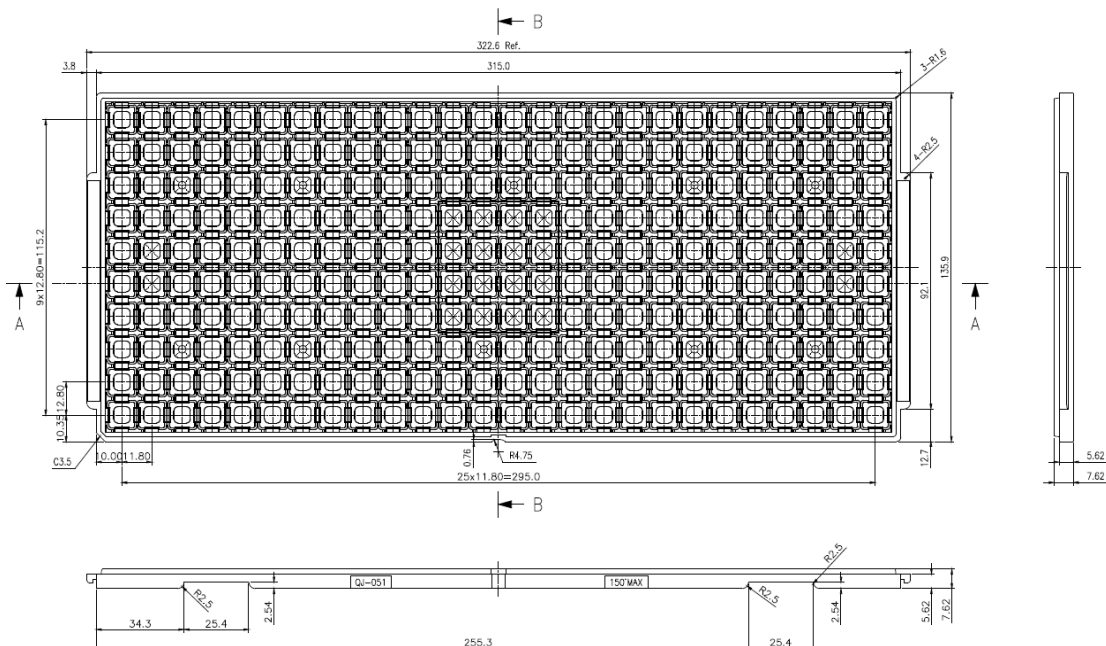
如下表为矩形托盘信息

项目	颜色	尺寸	注释
托盘	黑色	315mm x 136mm x 7.62mm	260 数量/托盘
铝箔包装袋	银白色	540mm x 300mm x 0.14mm	表面阻抗:109Ω 真空包装 包括 HIC 和干燥剂 印刷: RoHS 标志
珍珠棉袋(真空袋)	白色	12mm x 680mm x 185mm	
珍珠棉靠垫 (真空袋与内盒之间的间隙)	白色	左右:12mm x 180mm x 85mm 前后:12mm x 350mm x 70mm	
内盒	白色	396mm x 196mm x 96mm	印刷: RoHS 标志 10 托盘/内盒
纸箱	白色	420mm x 410mm x 320mm	6 内盒/纸箱

如下表 QG2101A 包装数量

样品	尺寸(mm)	数量/托盘	托盘/内盒	整内盒数量	内盒/纸箱	整纸箱数量
QG2101A	9x9	260	10	2600	6	15600

如图 9 显示 QG2101A 托盘尺寸.



NOTE :

1. SURFACE RESISTIVITY $10^5 \sim 10^9 \Omega/\text{sq}$
2. WARPAGE IS WITHIN 0.76mm.
3. FORBID USING THE FIRST CLASS ENVIRONMENT RESTRICTS SUBSTANCES MATERIAL
4. Matrix: 10X26=260

图 9 QG2101A 托盘尺寸

1.7. 存储

如果超过了 1.7.2 和 1.7.3 规定的任何条件, 可靠性将受到影响.

1.7.1. 水分敏感级别(MSL)

包装的 MSL 表明其承受曝露的能力从装运袋中取出后, 一个低 MSL 设备样品在工厂地板上的曝露时间比一个高 MSL 设备样品长。所有 MSL 的定义见下表

MSL	Out-of-bag floor life	Comments
1	Unlimited	$\leq 30^\circ\text{C} / 85\%\text{RH}$
2	1 year	$\leq 30^\circ\text{C} / 60\%\text{RH}$
2a	4 weeks	$\leq 30^\circ\text{C} / 60\%\text{RH}$
3	168 hours	$\leq 30^\circ\text{C} / 60\%\text{RH}$
4	72 hours	$\leq 30^\circ\text{C} / 60\%\text{RH}$
5	48 hours	$\leq 30^\circ\text{C} / 60\%\text{RH}$
5a	24 hours	$\leq 30^\circ\text{C} / 60\%\text{RH}$
6	Time on Label(TOL)	$\leq 30^\circ\text{C} / 60\%\text{RH}$

**NOTE**

QG2101A 设备样本分类为 MSL3.

1.7.2. 袋装存储条件

QG2101A 装置样品的货架期定义如下表

包装方式	真空包装
存储温度	20°C ~26°C
存储湿度	40%~60%RH
保存期限	12 months

1.7.3. Out-of-bag 持续时间

由设备 MSL 额定值定义，QG2101A 的出袋持续时间如下

存储温度	20°C ~26°C
存储湿度	40%~60%RH
湿度敏感度(MSL)	3
Floor life	168 hours

1.8. 烘焙

如果没有超过第 1.7.2 节和第 1.7.3 节规定的条件，就没有必要烘烤 QG2101A。如果超过了第 1.7.2 节和第 1.7.3 节规定的任何条件，就有必要对 QG2101A 进行烘焙

如果超过储存湿度条件，QG2101A 需要烘焙，我们建议从装运袋取出的设备样品烘焙超过 2 天，以保证生产。

烘烤条件:125°C，8 小时，氮气保护。注意，烘焙不应超过 3 次，托盘烘焙不应超过 1 次，有失真风险。